



MINISTÉRIO DA EDUCAÇÃO
UNIVERSIDADE FEDERAL DE GOIÁS
ESCOLA DE ENGENHARIA ELÉTRICA E DE COMPUTAÇÃO

CONCURSO PARA PROFESSOR ADJUNTO

NORMAS COMPLEMENTARES

EDITAL Nº 13/2010 Publicado no DOU de 09/03/2010.

O Conselho Diretor da ESCOLA de ENGENHARIA ELÉTRICA e de COMPUTAÇÃO da UNIVERSIDADE FEDERAL de GOIÁS, aprovou as seguintes normas complementares ao concurso público de provas e títulos para **Professor Adjunto**, de que trata o Edital nº 13/2010/UFG, publicado no Diário Oficial da União no dia 09/03/2010, seção 3, página 49 a 51, de acordo com a Resolução Conjunta CONSUNI/CEPEC nº 01R/2007 e condições do edital:

I – DO CONCURSO:

ÁREA DE CONCENTRAÇÃO: Microprocessadores

NÚMERO DE VAGAS : 01 (uma) vaga

CLASSE: Adjunto

REGIME DE TRABALHO: Dedicação Exclusiva – DE

FORMAÇÃO EXIGIDA: Graduação em Engenharia Elétrica ou de Engenharia de Computação e com Doutorado em Engenharias IV, conforme tabela de áreas de conhecimento da CAPES.

LOCAL DE LOTAÇÃO: Escola de Engenharia Elétrica e de Computação

II – DA INSCRIÇÃO:

Pelo sítio da UFG na Internet (www.ufg.br), por meio de preenchimento de formulário eletrônico, cuja cópia deverá ser assinada e entregue durante o ato de instalação do concurso e emissão de guia de recolhimento única (GRU), a ser paga dentro do período de inscrição.

III – DAS PROVAS:

Considerando-se o que dispõe o Art. 3º da Resolução Conjunta CONSUNI/CEPEC nº 01R/2007, o Conselho Diretor da Escola de Engenharia Elétrica e de Computação da UFG estabelece para este concurso que:

- a) No que se refere ao artigo 12 e ao inciso I do artigo 18 da Resolução Conjunta CONSUNI/CEPEC nº 01R/2007, o tipo de prova a ser aplicada no concurso: **prova escrita com caráter eliminatório.**



MINISTÉRIO DA EDUCAÇÃO
UNIVERSIDADE FEDERAL DE GOIÁS
ESCOLA DE ENGENHARIA ELÉTRICA E DE COMPUTAÇÃO

- De acordo com a classificação dos candidatos, pela ordem decrescente das notas obtidas na prova escrita, somente estarão habilitados a realizar as demais provas, até cinco candidatos.
 - Na ocorrência de empate, todos os candidatos classificados no limite de corte definido no item anterior estarão habilitados a realizar as demais provas do concurso, ainda que seja ultrapassado o limite de cinco candidatos.
 - Na hipótese de ocorrer impugnação, o candidato impugnante fica de logo certificado que, sendo julgado procedente sua impugnação fará as demais provas nas mesmas condições, datas e prazos que os demais candidatos.
- b) A lista dos pontos sobre o conteúdo exigido é a seguinte:
1. Arquitetura interna básica do microprocessador (Unidade de Controle, Unidade Lógica e Aritmética e Registradores): conceituação e técnicas de implementação;
 2. Microcontroladores famílias 8051 e PIC: arquitetura, conjunto de instruções e projetos básicos;
 3. DSPs (Digital Signal Processors): conceituação e arquitetura;
 4. Técnicas para aumento de desempenho do sistema computacional;
 5. Barramentos seriais: UART (RS-232, RS485), I²C (Inter-Integrated Circuit), SPI (Serial Peripheral Interface);
 6. Organização de múltiplos processadores (SISD, SIMD, MISD, MIMD);
 7. Linguagens de Descrição de Hardware (HDL: Hardware Description Languages);
 8. Lógica Programável: PAL, CPLDs e FPGAs;
 9. Módulos pré-caracterizados (cores), componentes de propriedade intelectual (IP: Intellectual Property);
 10. Sistemas computacionais em um único circuito (SoC: System on Chip).
- c) O sorteio do ponto para a prova escrita será realizado imediatamente após o encerramento da instalação do concurso, com 23:30 horas de antecedência do início da mesma.
- d) **Não** será permitida consulta bibliográfica na prova escrita.
- e) Para a atribuição de pontos na prova de títulos, o Conselho Diretor da Escola de Engenharia Elétrica e de Computação aprovou atribuir, às atividades desenvolvidas e



MINISTÉRIO DA EDUCAÇÃO
UNIVERSIDADE FEDERAL DE GOIÁS
ESCOLA DE ENGENHARIA ELÉTRICA E DE COMPUTAÇÃO

comprovadas pelo candidato, **nos últimos 05 (cinco) anos**, a pontuação de acordo com a tabela anexa. Os pesos para o cálculo da nota de títulos (atendendo o inciso VI do Art. 25 da Resolução Conjunta CONSUNI/CEPEC nº 01R/2007) são os seguintes:

Atividade	Peso
I - Atividades de Ensino	3
II- Produção Intelectual	4
III - Atividade de Pesquisa e Extensão	1,5
IV - Atividade de Qualificação	0,5
V - Atividade Administrativas e de Representação	1

f) Serão consideradas para efeito de pontuação da produção intelectual do candidato, toda a produção que conste no Qualis da Capes (Comitês das áreas de Engenharias IV) desde que devidamente comprovada, com os seguintes pesos:

- Periódico Qualis A1, peso 1,0;
- Periódico Qualis A2, peso 0,85;
- Periódico Qualis B1, peso 0,7;
- Periódico Qualis B2, peso 0,50;
- Periódico Qualis B3, peso 0,2;
- Periódico Qualis B4, peso 0,1;
- Periódico Qualis B5, peso 0,05;
- Periódico Qualis C, peso 0,02;
- Qualis inexistente ou outro Qualis não especificado acima, peso 0,02.

g) A banca atribuirá uma **única** Nota de Títulos para cada candidato.

h) O *Curriculum Vitae* deverá ser apresentado no modelo da Plataforma Lattes (modelo CNPq).

IV – DA INSTALAÇÃO DO CONCURSO:

Dia 03/05/2010, das 08:00hs às 8:30h, na Secretaria da Escola de Engenharia Elétrica e de Computação (de acordo com o artigo 11 da resolução CONSUNI/CEPEC nº 01R/2007).

V – CRONOGRAMA DE REALIZAÇÃO DO CONCURSO:

A instalação do concurso dar-se-á no dia **03/05/2010**



MINISTÉRIO DA EDUCAÇÃO
UNIVERSIDADE FEDERAL DE GOIÁS
ESCOLA DE ENGENHARIA ELÉTRICA E DE COMPUTAÇÃO

03/05/2010 – 8:30 hs - Sorteio de ponto para a prova escrita

04/05/2010 – 8:00 hs - Realização da prova escrita

As demais datas serão divulgadas durante a instalação do concurso.

VI – DISPOSIÇÕES FINAIS:

O concurso realizar-se-á em conformidade com as disposições contidas na Resolução Conjunta CONSUNI/CEPEC nº 01R/2007, que regulamenta o ingresso para carreira de Magistério Superior na Universidade Federal de Goiás.

Goiânia, 08 de março de 2010

Prof^º Dr. Reinaldo Gonçalves Nogueira
Diretor da EEEEC/UFG